

Courant de fuite des Nmos1v

Les courants de fuite des transistors Nmos ne sont pas correctement modélisés.

Il faut donc suivre une procédure fournie par Jan Kaplon du CERN pour prendre en compte ces courants.

In corner setup window:

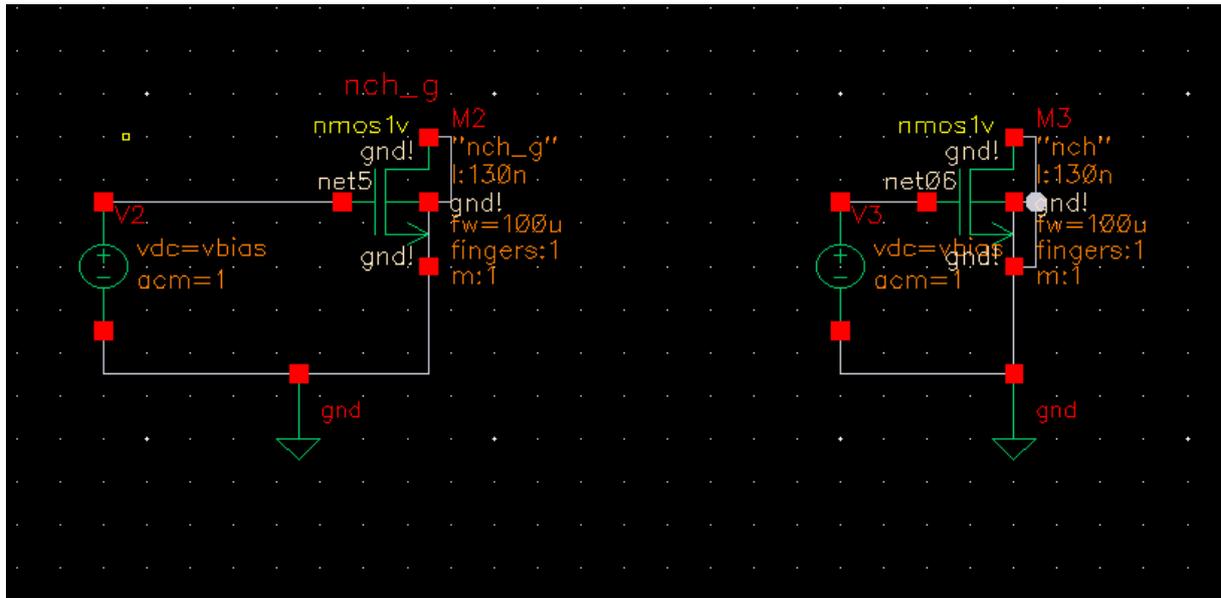
1. Deselect "Nominal" corner (to use Nominal corner, copy this corner to the different name (for example "GateNominal") in order to chose the new (gate leakage) model files
 2. Add and select for all desired corners the model files:
cor_g.scs for example for typical use tt_g, for
 fast fast use ff_g etc.
cor_hvt_g.scs
cor_lvt_g.scs
cor_uhvt_g.scs
cor_na_g.scs
-
2. Deselect the files
cor_std_mos.scs
cor_na.scs
cor_lvt.scs
cor_hvt.scs
cor_uhvt.scs

In the schematic change the model name field:
model_name -> model_name_g

In order to edit the model name field for the MOS devices in the schematic (by default this field is not editable):

1. In the main CIW window load:
load("CERNTsmcEnableModelNameEditInAllMos.il")
2. Then execute:
CERNTsmcEnableModelNameEditInAllMos()

J'ai utilisé cette procédure sur le schéma suivant. Le transistor M2 utilise le modèle nch_g. Le transistor M3 utilise le modèle nch.



Les résultats en terme de courants de fuite sont les suivants.

